



24615

0400
07-01-01
38

Docket No.: 2000P4162

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231, on the date indicated below.

By: Markus Noll Date: July 26, 2001

#8.
#15
Priority
paper
4-8-03
Rabala

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Knut Kahlisch et al.
Applic. No. : 09/901,550
Filed : July 9, 2001
Title : Support Matrix with Bonding Channel for Integrated Semiconductors, and Method for Producing it

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

RECEIVED
APR - 3 2003
TECHNOLOGY CENTER 2800

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 100 34 006.7, filed July 7, 2000.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

Markus Noll
For Applicants

MARKUS NOLFF
REG. NO. 37,006

Date: July 26, 2001

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/ko



RECEIVED
APR -3 2003
TECHNOLOGY CENTER 2800

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 100 34 006.7

Anmeldetag: 7. Juli 2000

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Trägermatrix mit Bondkanal für integrierte Halbleiter
und Verfahren zu ihrer Herstellung

IPC: H 01 L 23/50

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 29. Juni 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Nietiedt

Beschreibung

Trägermatrix mit Bondkanal für integrierte Halbleiter und Verfahren zu ihrer Herstellung

5

Die Erfindung betrifft eine Trägermatrix mit Bondkanal für integrierte Halbleiter mit einer Barriere am Bondkanal und ein Verfahren zur Herstellung einer solchen Trägermatrix.

10 Moderne Miniaturgehäuse für integrierte Halbleiter wie μ BGA, FBGA etc. bestehen neben der eigentlichen Ummantelung und dem Siliziumchip aus einer Trägermatrix. Diese Trägermatrix dient der Stabilisierung und der elektrischen Verbindung der Kontaktflächen des Halbleiterchips mit den Außenkontakten des
15 Gehäuses. Zu diesem Zweck weist die Trägermatrix einen Rahmen, beispielsweise eine geeignet ausgeformte Polyimidfolie von beispielsweise 50 μ m Dicke auf sowie eine Leiterbahnstruktur, welche die Kontaktflächen miteinander verbindet. Zumeist wird der Halbleiterchip mit einer Seite
20 der Trägermatrix verbunden, während auf der anderen Seite der Trägermatrix Kontakte zur Außenanbindung des Gehäuses auf einer Platine o.ä. angeordnet sind. Die Leiterbahnstruktur wird zumeist auf der Seite des Rahmens angeordnet, auf der auch der Halbleiterchip zu liegen kommt, während die
25 Außenkontakte auf der anderen Seite liegen. Die Verbindung zwischen den Leiterbahnstrukturen und den Außenkontakten wird durch Löcher im Rahmen erreicht.

Die eigentliche Verbindung zwischen Leiterbahnstrukturen und
30 dem Halbleiterchip erfolgt über sogenannte Bondleads, das heißt zungenförmige Bereiche an der Leiterbahnstruktur, die zum Halbleiterchip hin gebogen sind oder gebogen werden können, um mit den Kontaktflächen des Halbleiterchips in

Kontakt zu treten, oder vermittels von Golddrähten. Die Bondleads werden dann an den Halbleiter gebondet, beispielsweise durch Schweißen, Mikroschweißverfahren oder Löten.

5

Bei einer üblichen Vorgehensweise werden die Bondleads in einem sogenannten Bondkanal konzentriert. Dieser Bondkanal ist eine Öffnung im Rahmen, welche von der Halbleiterchip-abgewandten Seite einen Zugang zu den Bondleads bzw. die

10 Verdrahtung ermöglicht. Bei der Montage der Trägermatrix an den Halbleiterchip werden von der Halbleiterchip-abgewandten Seite der Trägermatrix mittels Bondstempeln die Bondleads zum Halbleiterchip hin gedrückt und dort gebondet oder es werden Golddrähte von der Leiterbahnstruktur zum Halbleiter

15 gebondet.

Die Bondleads sind über einen sogenannten Anker mit dem Rest der Leiterbahnstrukturen verbunden. Auf der dem Anker gegenüberliegenden Seite befindet sich häufig ein Gegenanker, der über eine Sollbruchstelle mit dem eigentlichen

20 Bondbereich des Bondleads verbunden ist. Beim Anpressen des Bondbereichs an die Kontaktstelle des Halbleiterchips reißt die Sollbruchstelle.

25 Zur Stabilisierung der Verbindung zwischen Trägermatrix und Halbleiterchip werden die Bondkanäle mit einem geeigneten Material ausgefüllt.

Dieses Füllmaterial ist größtenteils ein niederviskoses, 30 dispensfähiges Material. Damit besteht die Gefahr, dass Flächen der Trägermatrix von diesem Material kontaminiert werden, die für nachfolgende Prozessschritte bei der Herstellung des Chips unbedingt sauber bleiben müssen.

Bisher wurden in einem zeit- und kostenintensiven Verfahren, u.a. in einem mehrstufigen Dispensverfahren, dem sog. Dam & Fill, mehrere Materialien verschiedener Viskosität dergestalt aufgebracht, dass mittels eines Rahmens das Austreten des niederviskosen Materials verhindert wurde. Eine zuverlässige, von Verunreinigungen geschützte, dem Bondkanal benachbarte Fläche konnte so jedoch nicht in allen Fällen erreicht werden. Insbesondere bei dicht angrenzenden, aktiven Zonen ist ein dispenserter Rahmen nicht realisierbar.

Es ist daher die Aufgabe der vorliegenden Erfindung, Maßnahmen bereitzustellen, welche ein Kriechen von flussfähigem Material aus dem Bondkanal zuverlässig verhindern können.

Diese Aufgabe wird gelöst durch die Bereitstellung einer Trägermatrix für integrierte Halbleiterchip gemäß dem unabhängigen Patentanspruch 1 sowie Verfahren zur Herstellung einer solchen Trägermatrix gemäß den unabhängigen Patentansprüchen 9 und 12.

Die Erfindung ist zunächst gerichtet auf eine Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal, in dem Bondleads oder Drähte zur Verbindung der Leiterbahnstrukturen mit dem integrierten Halbleiter angeordnet sind, dadurch gekennzeichnet, dass am Rand des Bondkanals eine Barriere zur Verhinderung des Fliessens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die Leiterbahnstrukturen angeordnet ist.

Der erfinderische Grundgedanke liegt somit darin, statt aufwendige Reinigungs- oder Abdichtungsmaßnahmen durchzuführen, durch eine am Rand des Bondkanals angeordnete Barriere das Kriechen des für verwendeten Materials in den zu schützenden Bereich zu verhindern.

Die Barriere stellt eine Trennlinie für das flussfähige Material zwischen den Leiterbahnen und dem Rahmen einerseits und dem Bondkanal andererseits dar. Die Barriere ist günstigerweise so orientiert, dass sie quer zur möglichen Flussrichtung des Silikonmaterials um den gesamten Bondkanal herumführt. Zumindest wird es bevorzugt, dass die Seiten des Bondkanals, die neben besonders sensiblen Bereichen der Trägermatrix liegen, mit einer erfindungsgemäßen Barriere versehen werden.

Vorzugsweise ist die zumindest eine Barriere an allen Seiten des Bondkanals angeordnet und umgibt diesen vollständig.

Je nach geplanter Funktion kann die Barriere unterschiedlich angeordnet sein. So kann die zumindest eine Barriere auf dem Rahmen und/oder auf den Bondleads und/oder auf den Leiterbahnstrukturen angeordnet sein. Die genaue Konfiguration der Barriere ist vom gewünschten Verwendungszweck und den an der Stelle der Barriere gegebenen Verhältnissen abhängig. Sie kann näher am Rand des Bondkanals angeordnet sein und beispielsweise über Ankerbereiche der Bondleads hinweggeführt sein; oder weiter davon entfernt und dann über Leiterbahnen und den eigentlichen Rahmen hinweggeführt sein. In Bereichen, welche vollständig von Leiterbahnstrukturen bedeckt sind, wird die Barriere ggfs. nur über diese geführt werden, während eine Barriere in einem

Bereich der Trägermatrix ohne Leiterbahnen nur über den Rahmen hinweggeführt werden könnte.

Die zumindest eine Barriere kann auch auf der den Bondleads
5 abgewandten Oberfläche des Rahmens angeordnet sein. Dies ermöglicht einen Schutz der Halbleiterchip-abgewandten Seite der Trägermatrix, beispielsweise um eine Kontamination der externen Kontaktflächen zu vermeiden. Es ist auch möglich, Barrieren auf beiden Seiten der Trägermatrix anzuordnen, die
10 übereinander oder auch seitlich gegeneinander versetzt sein können, um beispielsweise bei dünnen Trägermatrizen eine hinreichende Tiefe der Barriere, wenn diese als Rille ausgebildet ist, zu ermöglichen.

15 Das flussfähige Material kann beispielweise Silikon zur Ausbildung von Strukturen auf der Trägermatrix sein.

Zur Ausgestaltung der Barriere stehen verschiedene Möglichkeiten zur Verfügung. So kann die Barriere eine Rille
20 oder einen Wall aufweisen. Bei Verwendung einer Rille macht man sich den Kanteneffekt für Fluss und Adhäsion von flussfähigem Material zu Nutze, bei dem ein flussfähiges Material nicht in der Lage ist, um eine abwärts gerichtete Kante herum zu fließen. Auf diese Weise kann eine Rille eine
25 wirksame Barriere für Flüssigkeiten darstellen. Auch die Verwendung eines Walls, das heißt vorspringenden Barriereelements, kann einen begrenzenden Effekt haben, der abhängig ist von den Adhäsionseigenschaften des flussfähigen Materials auf dem jeweiligen Untergrund.

30

Schließlich kann die Barriere einen Bereich mit einem Trennmittel aufweisen, welches das flussfähige Material abweist. Hier wird also das Adhäsionsvermögen des

flussfähigen Materials auf dem Untergrund durch die Verwendung einer Beschichtung so verändert, dass es nicht in der Lage ist, über den beschichteten Bereich hinweg auf den zu schützenden Bereich zu kriechen.

5

Es ist möglich, verschiedene Arten der oben angesprochenen Barrieren miteinander zu kombinieren oder mehrere gleichartige Barrieren hintereinander auf dem Bondlead anzuordnen. Solche Maßnahmen können, wenn auch bei erhöhtem Aufwand, die Rückhaltewirkung der erfindungsgemäßen Barriere weiter verbessern.

Weiterhin ist die Erfindung auf ein Verfahren zur Herstellung einer Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal gerichtet, in dem Bondleads zur Verbindung der Leiterbahnstrukturen mit dem integrierten Halbleiter angeordnet sind, dass folgenden Schritt aufweist:

- Einarbeiten zumindest einer Rille am Rand des Bondkanals zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die Leiterbahnstrukturen.

Hierbei kann das erfindungsgemäße Verfahren vorzugsweise photochemisch erfolgen und die folgenden Schritte aufweisen:

- Aufbringen einer Lackmaske; und
- Ätzen von Querrillen in den Anker des Bondleads.

Das Aufbringen der Lackmaske erfolgt z.B. in dem Fachmann geläufiger Weise durch Beschichten mit einem Photolack, Aufbelichten des gewünschten Musters und Entwickeln der Lackschicht.

Alternativ kann das Verfahren folgenden Schritt aufweisen:

- Prägen von Querrillen in den Anker des Bondleads. Um den Barriereeffekt zu verstärken, kann es bevorzugt sein, mehrere parallel verlaufende Barrieren hintereinander zu schalten.

Die Ätztiefe bzw. Prägetiefe sollte so bemessen sein, dass einerseits ein Überfließen verhindert wird, andererseits kein zusätzlicher Flächenbedarf notwendig wird.

10

Schließlich ist die Erfindung gerichtet auf ein Verfahren zur Herstellung einer Trägermatrix für integrierte Halbleiter mit einem Rahmen, Leiterbahnstrukturen und zumindest einem Bondkanal, in dem Bondleads zur Verbindung der

15 Leiterbahnstrukturen mit dem integrierten Halbleiter

angeordnet sind, mit folgendem Schritt:

- Aufbringen zumindest eines Walls am Rand des Bondkanals zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal auf den Rahmen und/oder die

20 Leiterbahnstrukturen.

Das Aufbringen des Materials kann in üblichen Verfahren zur Herstellung von Halbleiter, wie beispielsweise Beschichtungsverfahren mit Plasmaabscheidung erreicht werden.

25

Die Herstellung der Barrieren kann bei der integrierten Herstellung der Leiterbahnstrukturen und Bondleads und vor ihrer Verbindung mit dem Rahmen der Trägermatrix erfolgen. Alternativ ist es auch möglich, die Barrieren nach der

30 Verbindung von Rahmen und Leiterbahnstruktur/Bondleadsschicht anzubringen.

Im folgenden wird unter Bezugnahme auf Figuren 1 und 2 ein Ausführungsbeispiel der vorliegenden Erfindung erläutert.

Figur 1 zeigt in Aufsicht einen Bereich einer Trägermatrix 1 als beispielhafte Ausführungsform der vorliegenden Erfindung. Auf einem Rahmen 2 sind Leiterbahnstrukturen ausgebildet, die aus Leiterbahnen 3 und externen Kontaktflächen 4 zur Kontaktierung des Gehäuses mit Schaltungen, beispielsweise auf Platinen, bestehen. Die Bondleads 5 sind in einem Bondkanal 6 konzentriert. Sie bestehen aus einem Anker, einem Gegenanker und dem zentralen, eigentlichen Bondbereich zur Verbindung eines Bondleads mit dem Halbleiterchip.

Die erfindungsgemäßen Barrieren 7, 8 sind längs des Bondkanals an seinem Rand angeordnet. Wie aus Fig. 2 ersichtlich, verlaufen sie über die gesamte Längsseite des dargestellten Bondkanals 6 und somit über die Leiterbahnstrukturen und den eigentlichen Rahmen 2.

Figur 2 ist ein Querschnitt durch die Trägermatrix der Figur 1 längs der Schnittlinie II-II. Die Barrieren 7 und 8, welche am Rand des Bondkanals 6 entlanglaufen, sind hier als Rillen gezeigt. Es versteht sich jedoch, dass sie ebenfalls eine andere Ausführungsform der vorliegenden Erfindung sein können.

Patentansprüche

1. Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem
5 Bondkanal (6), in dem Bondleads (5) oder Drähte zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind, dadurch gekennzeichnet, dass am Rand des Bondkanals (6) eine Barriere (7, 8) zur Verhinderung des Fliessens von flussfähigem
10 Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4) angeordnet ist.

2. Trägermatrix nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t, dass
15 die zumindest eine Barriere (7, 8) an allen Seiten des Bondkanals (6) angeordnet ist und diesen vollständig umgibt.

3. Trägermatrix nach Anspruch 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t, dass die
20 zumindest eine Barriere (7, 8) auf dem Rahmen (2) und/oder auf den Bondleads (5) und/oder auf den Leiterbahnstrukturen (3, 4) angeordnet ist.

4. Trägermatrix nach einem der Ansprüche 1 bis 3,
25 d a d u r c h g e k e n n z e i c h n e t, dass die zumindest eine Barriere (7, 8) auf der den Bondleads (5) abgewandten Oberfläche des Rahmens (2) angeordnet ist.

5. Trägermatrix nach einem der Ansprüche 1 bis 4,
30 d a d u r c h g e k e n n z e i c h n e t, dass das flussfähige Material Silikon zur Ausbildung von Strukturen auf der Trägermatrix (1) ist.

10

6. Trägermatrix nach einem der Ansprüche 1 bis 5,
dadurch gekennzeichnet, dass
die Barriere (7, 8) eine Rille aufweist.

5 7. Trägermatrix nach einem der Ansprüche 1 bis 6,
dadurch gekennzeichnet, dass die
Barriere (7, 8) einen Wall aufweist.

8. Trägermatrix nach einem der Ansprüche 1 bis 7,
10 dadurch gekennzeichnet, dass die
Barriere (7, 8) einen Bereich mit einem Trennmittel aufweist,
welches das flussfähige Material abweist.

9. Verfahren zur Herstellung einer Trägermatrix (1) für
15 integrierte Halbleiter mit einem Rahmen (2),
Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal
(6), in dem Bondleads (5) zur Verbindung der
Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter
angeordnet sind, mit folgendem Schritt:
20 - Einarbeiten zumindest einer Rille (7, 8) am Rand des
Bondkanals (6) zur Verhinderung des Fliessens von
flussfähigem Material aus dem Bondkanal (6) auf den Rahmen
(2) und/oder die Leiterbahnstrukturen (3, 4).

25 10. Verfahren nach Anspruch 9,
dadurch gekennzeichnet, dass
es folgende Schritte aufweist:
- Aufbringen einer Lackmaske; und
- Ätzen von Rillen (7, 8) am Rand des Bondkanals (6).

30

11. Verfahren nach Anspruch 9,
dadurch gekennzeichnet, dass
es folgenden Schritt aufweist:

- Prägen von Rillen (7, 8) am Rand des Bondkanals (6).

12. Verfahren zur Herstellung einer Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2),

- 5 Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem integrierten Halbleiter angeordnet sind, mit folgendem Schritt:

- Aufbringen zumindest eines Walls am Rand des Bondkanals
10 (6) zur Verhinderung des Fließens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4).

Zusammenfassung

Trägermatrix mit Bondkanal für integrierte Halbleiter und Verfahren zu ihrer Herstellung

5

Trägermatrizen für Halbleiter werden häufig im Bereich der Bondleads, dem sog. Bondkanal, eingekapselt. Die Einkapselung erfolgt mit dispensfähigem Material, welches auf die Trägermatrix fließen kann und dort Kontaminationen

10 verursacht. Zur Verhinderung dieses Flusses ist die Erfindung gerichtet auf eine Trägermatrix (1) für integrierte Halbleiter mit einem Rahmen (2), Leiterbahnstrukturen (3, 4) und zumindest einem Bondkanal (6), in dem Bondleads (5) zur Verbindung der Leiterbahnstrukturen (3, 4) mit dem
15 integrierten Halbleiter angeordnet sind, und ist dadurch gekennzeichnet, dass am Rand des Bondkanals (6) eine Barriere (7, 8) zur Verhinderung des Fliessens von flussfähigem Material aus dem Bondkanal (6) auf den Rahmen (2) und/oder die Leiterbahnstrukturen (3, 4) angeordnet ist. Die Erfindung
20 ist ebenfalls auf Verfahren zur Herstellung solcher Trägermatrizen gerichtet.




Fig. 1

Bezugszeichenliste

- | | |
|------|----------------|
| 1 | Trägermatrix |
| 2 | Rahmen |
| 3 | Leiterbahnen |
| 4 | Kontaktflächen |
| 5 | Bondleads |
| 6 | Bondkanal |
| 7, 8 | Barrieren |

00 P 4 1 6 2

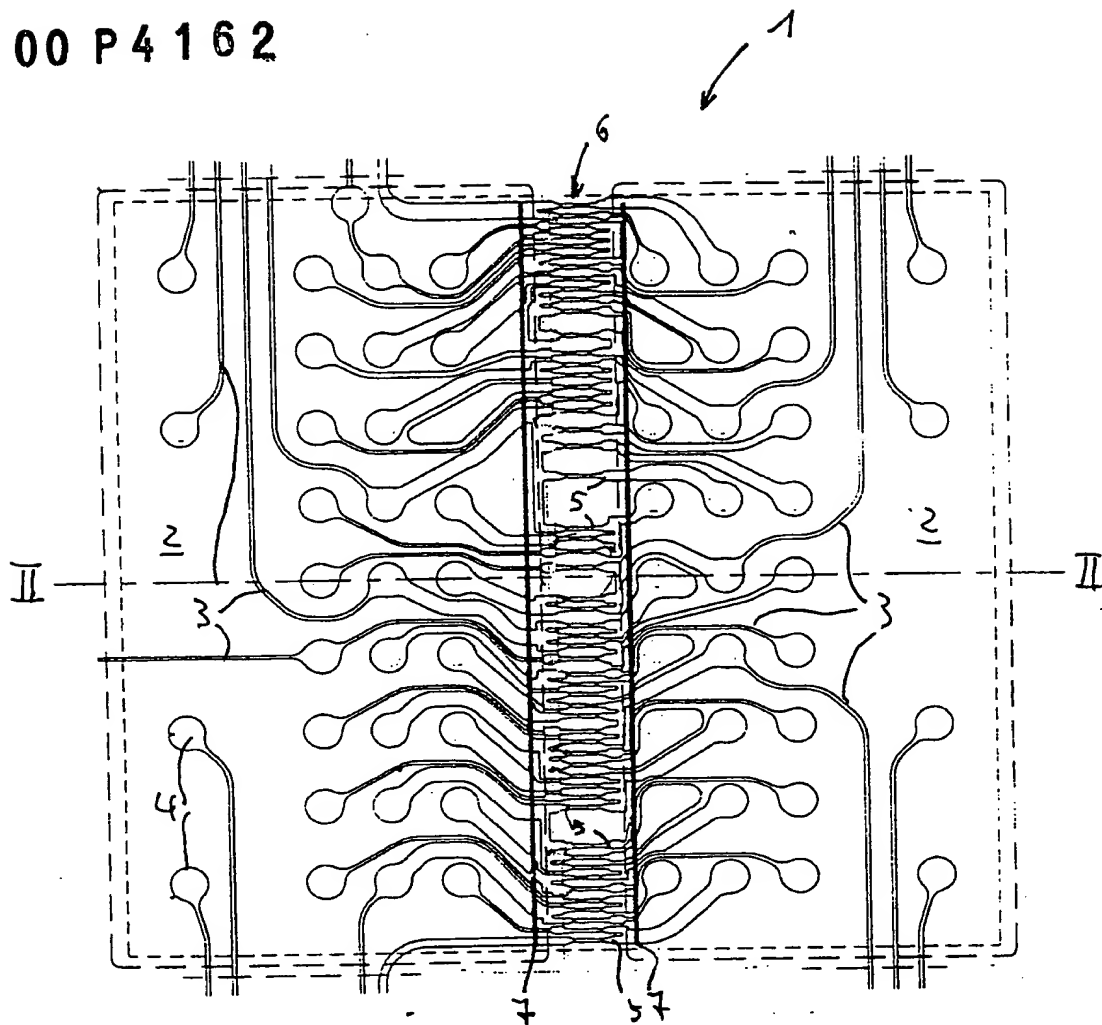


Fig. 1

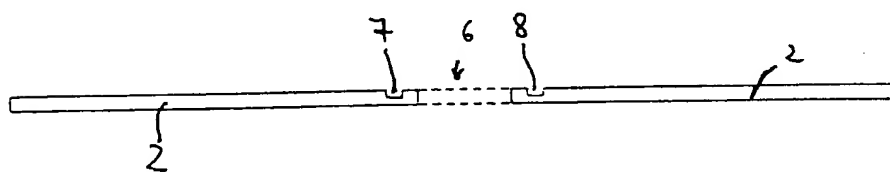


Fig. 2